

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### 概述

MAX5986A/MAX5987A作为以太网供电(PoE)系统的IEEE® 802.3af兼容、Class 1 PD设备，提供完备的供电解决方案。MAX5986A/MAX5987A集成了具有高效DC-DC转换器的PD接口，只需少数外部元件即可构成完备的PD解决方案。MAX5987A包括低压差稳压器，MAX5986A具有休眠和超低功耗模式。

PD接口采用单个外部电阻提供特征检测和Class 1分级，PD接口还提供了一个隔离功率MOSFET，具有60mA (最大)浪涌电流限制和201mA (典型值)工作电流限制。

集成降压型DC-DC转换器采用峰值电流模式控制，提供具有快速瞬态响应、可方便实现的架构。降压型转换器工作在8.7V至60V较宽的输入电压范围，1.15A负载下能够支持高达3.84W的输出功率。DC-DC转换器工作在275kHz开关频率，折返式频率调整功能在轻载时将开关频率降低一半，有效提升工作效率。

器件具有输入欠压锁定(UVLO)功能，具有较宽的滞回和较长的抗尖峰脉冲时间，以补偿双绞线电缆的电阻压降，确保在电源开/关工作条件下没有尖峰干扰。器件还提供热关断、短路保护、输出过压保护和打嗝式限流，以改善性能和可靠性。

MAX5986A/MAX5987A采用16引脚、5mm x 5mm、TQFN封装，工作在-40°C至+85°C温度范围。

### 应用

IEEE 802.3af用电设备  
IP电话  
无线接入  
IP安防摄像头  
WiMAX®基站

IEEE is a registered service mark of the Institute of Electrical and Electronics Engineers, Inc.

WiMAX is a registered certification mark and registered service mark of WiMAX Forum.

本文是英文数据资料的译文，文中可能存在翻译上的不准确或错误。如需进一步确认，请在您的设计中参考英文资料。有关价格、供货及订购信息，请联络Maxim亚洲销售中心：10800 852 1249 (北中国区)，10800 152 1249 (南中国区)，或访问Maxim的中文网站：[china.maximintegrated.com](http://china.maximintegrated.com)。

### 优势与特性

- ◆ 兼容于IEEE 802.3af
- ◆ PoE Class 1分级
- ◆ 简化的墙上适配器接口
- ◆ 高效、集成的DC-DC转换器(内置开关)
- ◆ 8.7V至60V较宽的输入电压范围
- ◆ 3.0V至5.6V可编程输出电压范围
- ◆ 内部补偿
- ◆ 固定275kHz开关频率
- ◆ 频率折返，确保轻载下高效工作
- ◆ 内置输出电压监测
- ◆ 开漏RESET输出(MAX5987A)
- ◆ 过载、输出短路、输出过压和过热保护
- ◆ 打嗝式电流限制
- ◆ 反向偏置优化效率
- ◆ 集成TVS二极管可承受电缆放电(CDE)
- ◆ 内部LDO稳压器可提供高达100mA的负载驱动(MAX5987A)
- ◆ 固定3.3V或通过外部电阻分压器设置输出电压
- ◆ 49mA (典型值)浪涌电流限制
- ◆ 通过峰值2kV的200m CAT-6电缆放电测试

[订购信息](#)在数据资料的最后给出。

相关型号以及配合该器件使用的推荐产品，请参见：[china.maximintegrated.com/MAX5986A/MAX5987A.related](http://china.maximintegrated.com/MAX5986A/MAX5987A.related)。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### ABSOLUTE MAXIMUM RATINGS

(All voltages referenced to GND, unless otherwise noted.)

V <sub>DD</sub> to GND	-0.3V to +70V (100V, 100ms, R <sub>TEST</sub> = 3.3kΩ) (Note 1)
V <sub>CC</sub> , WAD, RREF to GND	-0.3V to (V <sub>DD</sub> + 0.3V)
AUX, LDO_IN, LED to GND	-0.3V to 16V
LDO_OUT to GND	-0.3V to (LDO_IN + 0.3V)
LDO_FB to GND	-0.3V to +6V
LX to GND	-0.3V to (V <sub>CC</sub> + 0.3V)
LDO_OUT, VDRV, FB, $\overline{\text{RESET}}$ , WK, $\overline{\text{SL}}$ , $\overline{\text{ULP}}$ , to GND	-0.3V to +6V
VDRV to V <sub>DD</sub>	-0.3V to (V <sub>DD</sub> + 0.3V)

PGND to GND	-0.3V to +0.3V
LX Total RMS Current	1.6A
Continuous Power Dissipation (T <sub>A</sub> = +70°C)	
TQFN (derate 28.6mW/°C above +70°C)	2285.7mW
Operating Temperature Range	-40°C to +85°C
Junction Temperature	+150°C
Storage Temperature Range	-65°C to +150°C
Lead Temperature (soldering, 10s)	+300°C
Soldering Temperature (reflow)	+260°C

**Note 1:** See Figure 1, Test Circuit.

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

### PACKAGE THERMAL CHARACTERISTICS (Note 2)

Junction-to-Ambient Thermal Resistance (θ <sub>JA</sub> )	35°C/W
Junction-to-Case Thermal Resistance (θ <sub>JC</sub> )	2.7°C/W

**Note 2:** Package thermal resistances were obtained using the method described in JEDEC specification JESD51-7, using a four-layer board. For detailed information on package thermal considerations, refer to [china.maximintegrated.com/thermal-tutorial](http://china.maximintegrated.com/thermal-tutorial).

### ELECTRICAL CHARACTERISTICS

(V<sub>DD</sub> = 48V, R<sub>SIG</sub> = 24.9kΩ, LED, V<sub>CC</sub>,  $\overline{\text{SL}}$ ,  $\overline{\text{ULP}}$ , WK,  $\overline{\text{RESET}}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10μF, C3 = 1μF (see Figure 3), V<sub>FB</sub> = V<sub>AUX</sub> = 0V, LX unconnected. All voltages are referenced to GND, unless otherwise noted. T<sub>A</sub> = T<sub>J</sub> = -40°C to +85°C, unless otherwise noted. Typical values are at T<sub>A</sub> = +25°C.) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS	
<b>POWER DEVICE (PD) INTERFACE</b>							
<b>DETECTION MODE</b>							
Input Offset Current	I <sub>OFFSET</sub>	V <sub>VDD</sub> = 1.4V to 10.1V. (Note 3)			10	μA	
Effective Differential Input Resistance	dR	V <sub>VDD</sub> = 1.4V to 10.1V with 1V step, (Note 4)	23.95	25	25.5	kΩ	
<b>CLASSIFICATION MODE</b>							
Classification Enable Threshold	V <sub>TH,CLS,EN</sub>	V <sub>DD</sub> rising	10.2	11.4	12.5	V	
Classification Disable Threshold	V <sub>TH,CLS,DIS</sub>	V <sub>DD</sub> rising	22	22.9	23.6	V	
Classification Stability Time				0.2		ms	
Classification Current	I <sub>CLASS</sub>	V <sub>DD</sub> = 12.6V to 20V	9.12	10.51	11.88	mA	
<b>POWER MODE</b>							
V <sub>DD</sub> Supply Voltage Range	V <sub>DD</sub>				60	V	
V <sub>DD</sub> Supply Current	I <sub>DD</sub>	V <sub>CC</sub> = 60V		3	4.5	mA	
V <sub>DD</sub> Turn-On Voltage	V <sub>ON</sub>	V <sub>DD</sub> rising	MAX5986A	34.3	35.4	37.6	V
			MAX5987A	37.2	38.7	40	
V <sub>DD</sub> Turn-Off Voltage	V <sub>OFF</sub>	V <sub>DD</sub> falling	30	31.5		V	

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $V_{CC}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10 $\mu$ F, C3 = 1 $\mu$ F (see Figure 3),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{DD}$ Turn-On/Off Hysteresis	$V_{HYST\_UVLO}$	(Note 5)	MAX5986A	4		V
			MAX5987A	7.2		
$V_{DD}$ Deglitch Time	$t_{OFF\_DLY}$	$V_{DD}$ falling from 40V to 20V (Note 5)	100	116	135	$\mu$ s
Inrush to Operating Mode Delay	$t_{DELAY}$	$t_{DELAY}$ = time from a ( $V_{DD} - V_{CC}$ ) 1.5V to 0V step to DC-DC converter turn-on	75	90	110	ms
Isolation Power MOSFET On-Resistance	$R_{ON\_ISO}$	$I_{VCC} = 100mA$	$T_J = +25^\circ C$	1.1		$\Omega$
			$T_J = +85^\circ C$	1.4	1.7	
PoE MPS Current Threshold			<b>TBD</b>	30	<b>TBD</b>	mA
PoE MPS Output Average Current			2.5	3	3.5	mA
<b>CURRENT LIMIT</b>						
Inrush Current Limit	$I_{INRUSH}$	During initial turn-on period, $V_{DD} - V_{CC} = 4V$ , measured at $V_{CC}$	39	49	60	mA
Current Limit During Normal Operation	$I_{LIM}$	After inrush completed, $V_{CC} = V_{DD} - 1.5V$ , measured at $V_{CC}$	180	201	220	mA
WAD Detection Rising Threshold	$V_{WAD\_RISE}$				8.8	V
WAD Detection Falling Threshold	$V_{WAD\_FALL}$		8.2			V
WAD Detection Hysteresis				<b>TBD</b>		V
WAD Input Current	$I_{WAD}$	$V_{WAD} = 24V$		100		$\mu$ A
<b>INTERNAL REGULATOR WITH BACK BIAS</b>						
$V_{AUX}$ Input Voltage Range	$V_{AUX}$	Inferred from $V_{AUX}$ input current	4.75		14	V
$V_{AUX}$ Input Current		$V_{AUX}$ from 4.75V to 14V	1	2	<b>TBD</b>	mA
$V_{DRV}$ Output Voltage			4.5		5.5	V
<b>SLEEP MODE (MAX5986A)</b>						
$\overline{WK}$ and $\overline{ULP}$ Logic Threshold	$V_{TH}$	$V_{WK}$ falling and $V_{ULP}$ rising and falling	1.9	2.25	2.7	V
$\overline{SL}$ Logic Threshold		Falling	0.55	0.6	0.65	V
$\overline{SL}$ Current		$V_{\overline{SL}} = 0V$		12.5		$\mu$ A
LED Current Amplitude	$I_{LED}$	$R_{\overline{SL}} = 60.4k\Omega$ , $V_{LED} = 6.5V$	9.6	10.7	11.8	mA
		$R_{\overline{SL}} = 30.2k\Omega$ , $V_{LED} = 6.5V$	19.2	21.4	23.5	
		$R_{\overline{SL}} = 30.2k\Omega$ , $V_{LED} = 3.5V$	19			
LED Current Programmable Range			10		20	mA
LED Current with Grounded $\overline{SL}$		$V_{\overline{SL}} = 0V$	20.6	26.4	31.4	mA
LED Current Frequency	$f_{ILED}$	Sleep and ultra-low power modes		250		Hz
LED Current Duty Cycle	$D_{ILED}$	Sleep and ultra-low power modes		25		%

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $V_{CC}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10 $\mu$ F, C3 = 1 $\mu$ F (see Figure 3),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{CC}$ Current Amplitude	$I_{VCC}$	Sleep mode, $V_{LED} = 6.5V$	10	12	14	mA
Internal Current Duty Cycle	$D_{IVDD}$	Sleep and ultra-low power modes		75		%
Internal Current Enable Time	$t_{MPS}$	Ultra-low power mode	76	87	98	ms
Internal Current Disable Time	$t_{MPDO}$	Ultra-low power mode	205	235	265	ms
<b>THERMAL SHUTDOWN</b>						
Thermal Shutdown Threshold	$T_{SD}$	$T_J$ rising		143		$^\circ C$
Thermal Shutdown Hysteresis	$T_{SD,HYS}$			16		$^\circ C$
<b>LDO (MAX5987A)</b>						
Input Voltage Range		Inferred from line regulation	4.5		14	V
Output Voltage		$LDO\_FB = V_{DRV}$	3.1	3.3	3.5	V
Max Output Voltage Setting		With external divider to LDO_FB			5.5	V
LDO FB Regulation Voltage			1.19	1.224	1.255	V
LDO FB Leakage Current			-1		+1	$\mu A$
Dropout		$V_{LDO\_IN} = 5V$ , $V_{LDO\_FB} = V_{DRV}$ , $I_{LOAD} = 80mA$			600	mV
Load Regulation		$I_{LOAD}$ from 1mA to 80mA	0.2	0.5	0.8	mV/mA
Line Regulation		LDO_IN from 4.5V to 14V		2	3	mV/V
Noise				<b>TBD</b>		<b>TBD</b>
Overcurrent Protection Threshold	$I_{OVC}$		85			mA
LDO_FB Rising Threshold				2		V
LDO_FB Hysteresis				1		V
<b>DC-DC CONVERTER</b>						
<b>INPUT SUPPLY</b>						
$V_{CC}$ Voltage Range	$V_{CC}$	$V_{WAD} = V_{CC} = V_{DD}$	7.8		60	V
<b>POWER MOSFETS</b>						
High-Side PMOS On-Resistance	$R_{DSON-H}$	$I_{LX} = 0.5A$ (sourcing)   $T_A = +25^\circ C$		0.5	<b>TBD</b>	$\Omega$
Low-Side NMOS On-Resistance	$R_{DSON-L}$	$I_{LX} = 0.5A$ (sinking)   $T_A = +25^\circ C$		0.15	<b>TBD</b>	$\Omega$
LX Leakage Current	$I_{LX-LKG}$	$V_{DD} = V_{CC} = 28V$ , $T_A = +25^\circ C$ , $V_{LX} = (V_{PGND} + 1V)$ to $(V_{CC} - 1V)$			5	$\mu A$
<b>SOFT-START (SS)</b>						
Soft-Start Time	$T_{SS-TH}$			7.45		ms
<b>FEEDBACK (FB)</b>						
FB Regulation Voltage	$V_{FB-RG}$		<b>TBD</b>	1.224	<b>TBD</b>	V
FB Input Bias Current	$I_{FB}$	$V_{FB} = 1.224V$ , $T_A = +25^\circ C$		10	200	nA

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $\overline{V_{CC}}$ ,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10 $\mu$ F, C3 = 1 $\mu$ F (see Figure 3),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
<b>OUTPUT VOLTAGE</b>						
Output Voltage Range	$V_{OUT}$		3.0		5.6	V
Cycle by Cycle Overvoltage Protection	$V_{OUT-OV}$	Rising	102.3	105	107.6	%
		Falling	98.6	101.25	103.7	
<b>INTERNAL COMPENSATION NETWORK</b>						
Compensation Network Zero-Resistance	$R_{ZERO}$			200		k $\Omega$
Compensation Network Zero-Capacitance	$C_{ZERO}$			150		pF
<b>CURRENT LIMIT</b>						
Peak Current-Limit Threshold	$I_{PEAK-LIMIT}$		<b>TBD</b>	1.6	<b>TBD</b>	A
Runaway Current-Limit Threshold	$I_{RUNAWAY-LIMIT}$		1.6	1.8	2	A
Valley Current-Limit Threshold	$I_{VALLEY-LIMIT}$		0.9	1.1	1.3	A
ZX Threshold	$I_{ZX}$			25		mA
<b>TIMINGS</b>						
Switching Frequency	$f_{SW}$		245	275	305	kHz
Frequency Foldback	$f_{SW-FOLD}$		122.5	137.5	152.5	kHz
Consecutive ZX Events for Entering Foldback				8		Events
Consecutive ZX Events for Exiting Foldback				8		Events
$V_{OUT}$ Undervoltage Trip Level to Cause HICCUP	$V_{OUT-HICF}$	After soft-start completed	58	60	62	%
HICCUP Timeout				120		ms
Minimum On-Time	$t_{ON-MIN}$			<b>TBD</b>	<b>TBD</b>	ns
Maximum Duty Cycle	$D_{MAX}$				100	%
LX Dead Time				14		ns
<b>RESET (MAX5987A)</b>						
$V_{FB}$ Threshold for $\overline{RESET}$ Assertion	$V_{FB-OKF}$	$V_{FB}$ falling (Note 6)	87.75	90	92.25	%
$V_{FB}$ Threshold for $\overline{RESET}$ Deassertion	$V_{FB-OKR}$	$V_{FB}$ rising (Note 6)	92.6	95	97.4	%
$V_{LDO\_FB}$ Threshold for $\overline{RESET}$ Assertion	$V_{LDO\_FB-OKF}$	$V_{LDO\_FB}$ falling, LDO_FB = $V_{DRV}$ , (Note 7)	<b>TBD</b>	<b>TBD</b>	<b>TBD</b>	%

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### ELECTRICAL CHARACTERISTICS (continued)

( $V_{DD} = 48V$ ,  $R_{SIG} = 24.9k\Omega$ , LED,  $\overline{SL}$ ,  $\overline{ULP}$ ,  $\overline{WK}$ ,  $\overline{RESET}$ , LDO\_OUT unconnected, WAD = LDO\_EN = LDO\_IN = PGND = GND, C1 = 68nF, C2 = 10 $\mu$ F, C3 = 1 $\mu$ F (see Figure 3),  $V_{FB} = V_{AUX} = 0V$ , LX unconnected. All voltages are referenced to GND, unless otherwise noted.  $T_A = T_J = -40^\circ C$  to  $+85^\circ C$ , unless otherwise noted. Typical values are at  $T_A = +25^\circ C$ .) (Note 3)

PARAMETER	SYMBOL	CONDITIONS	MIN	TYP	MAX	UNITS
$V_{LDO\_FB}$ Threshold for $\overline{RESET}$ Deassertion	$V_{LDO\_FB-OKR}$	$V_{LDO\_FB}$ rising, LDO_FB = $V_{DRV}$ , (Note 7)	TBD	TBD	TBD	%
$\overline{RESET}$ Deassertion Delay After FB Reaches 95% Regulation				3.72		ms
$\overline{RESET}$ Output Voltage Low		$I_{SINK} = 1mA$		0.1	0.2	V
$\overline{RESET}$ Leakage Current			-10		+10	$\mu A$

**Note 3:** All devices are 100% production tested at  $T_A = +25^\circ C$ . Limits over temperature are guaranteed by design.

**Note 4:** The input offset current is illustrated in Figure 2.

**Note 5:** Effective differential input resistance is defined as the differential resistance between  $V_{DD}$  and GND, see Figure 2.

**Note 6:** A 20V glitch on input voltage, which takes  $V_{DD}$  below  $V_{ON}$  shorter than or equal to  $t_{OFF\_DLY}$  does not cause the device to exit power-on mode.

**Note 7:** Referred to feedback regulation voltage.

**Note 8:** Referred to LDO feedback regulation voltage.

**Note 9:** The WAD Detection Rising and Falling Thresholds control the isolation power MOS transistor. To turn the DC-DC on in WAD mode, the WAD must be detected and the  $V_{DD}$  must be within the  $V_{DD}$  voltage range.

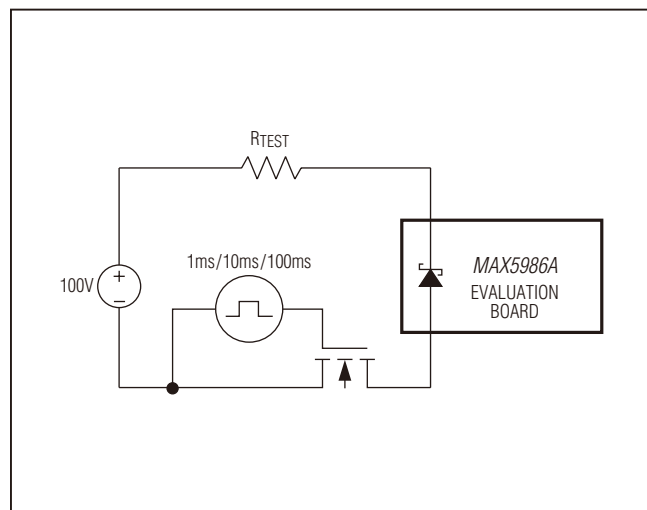


图1. MAX5986A/MAX5987A内部TVS测试设置

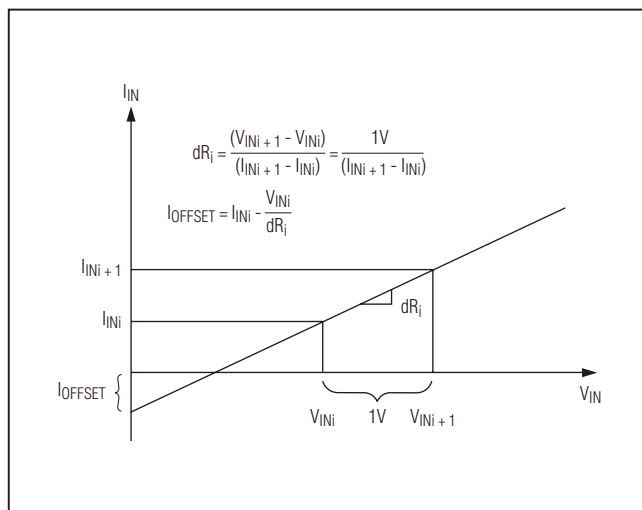


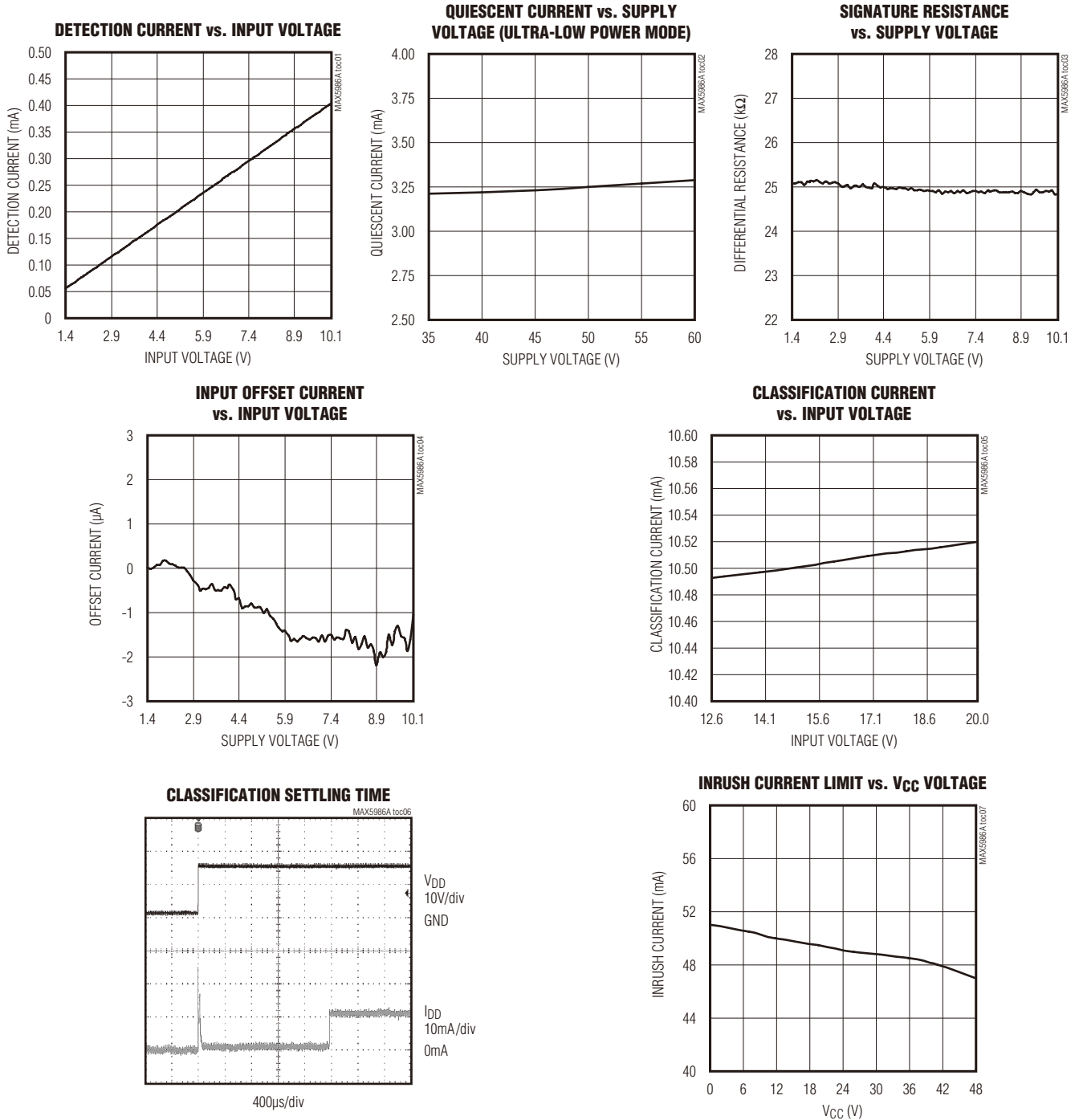
图2. 有效差分电阻和失调电流

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

典型工作特性

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

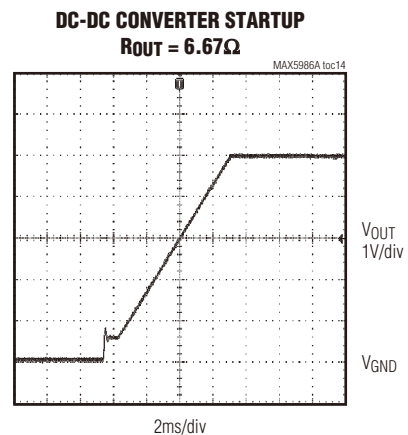
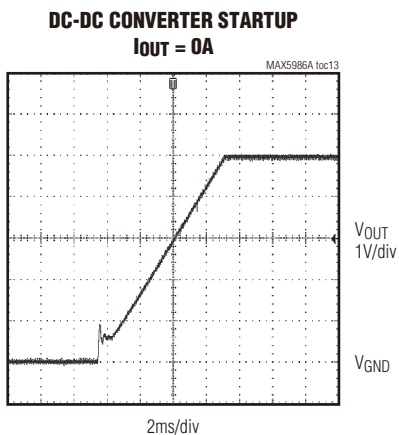
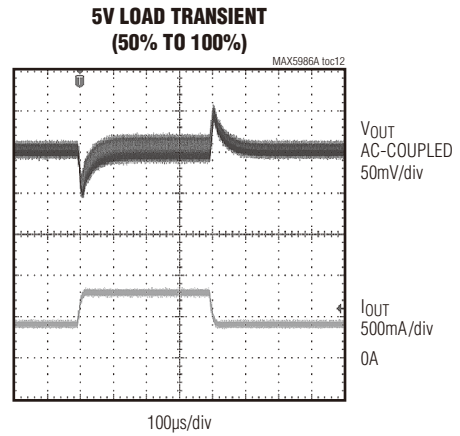
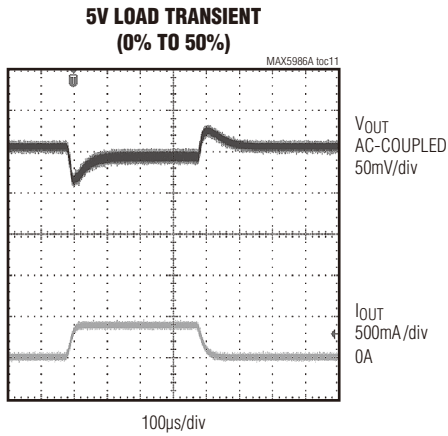
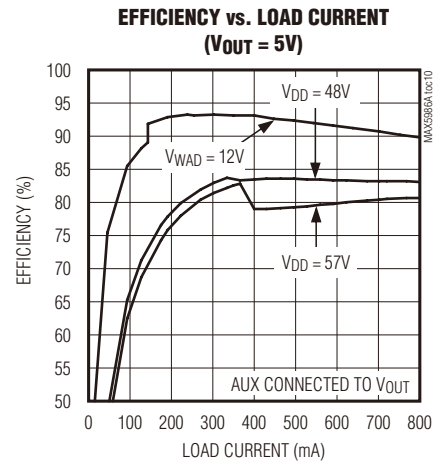
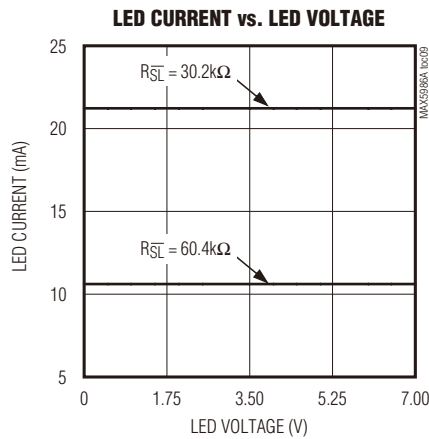
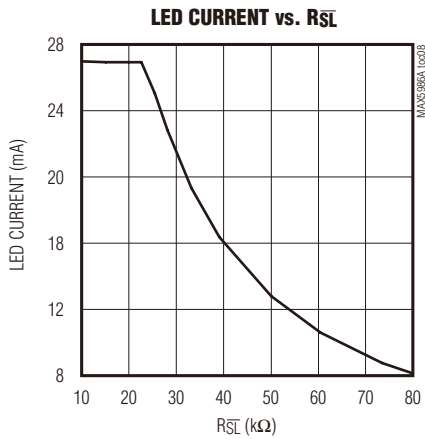


# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

典型工作特性(续)

( $T_A = +25^\circ\text{C}$ , unless otherwise noted.)

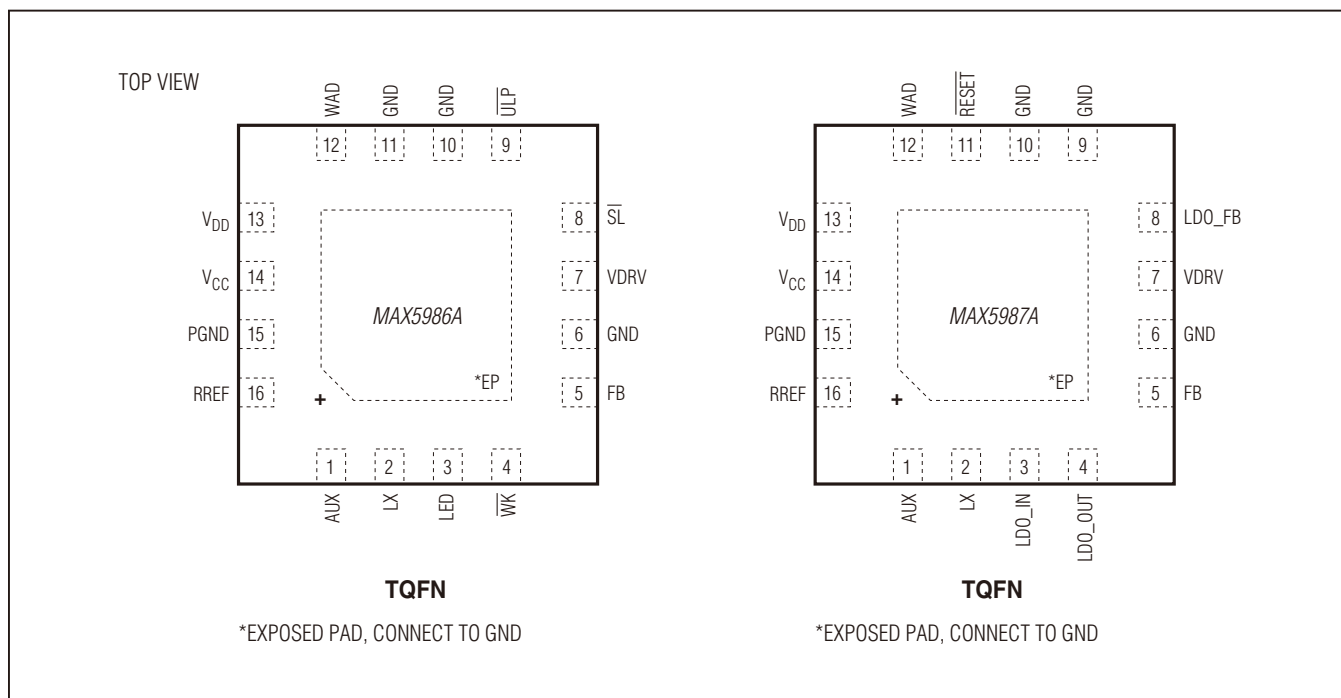




# MAX5986A/MAX5987A

兼容于IEEE 802.3af的高效、Class 1 PD，  
内置DC-DC转换器

引脚配置



引脚说明

引脚		名称	功能
MAX5986A	MAX5987A		
1	1	AUX	辅助电压输入，内部稳压器 $V_{DRV}$ 的辅助输入。如果输出电压高于4.75V，将AUX连接至buck转换器的输出，以反偏内部电路，提高效率。不使用时连接到低噪声地平面。
2	2	LX	电感连接，内部DC-DC转换器的电感连接。
3	—	LED	LED驱动器输出。休眠模式下，LED周期性源出电流( $I_{LED}$ )，频率为250Hz，占空比为25%。
4	—	$\overline{WK}$	唤醒模式使能输入。 $\overline{WK}$ 由内部50k $\Omega$ 电阻上拉至内部5V偏压。 $\overline{WK}$ 下降沿使器件退出休眠模式，进入正常工作模式(唤醒模式)。
5	5	FB	LDO输入电压。使用时，将LDO_IN连接至输出；否则连接至GND。在LDO_IN和GND之间连接最小1 $\mu$ F旁路电容。
6, 10, 11	6, 9, 10	GND	LDO输出，在LDO_OUT和GND之间连接最小1 $\mu$ F输出电容。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

引脚说明(续)

引脚		名称	功能
MAX5986A	MAX5987A		
5	5	FB	反馈，DC-DC转换器的反馈输入。将FB连接至输出和GND之间的电阻分压器，以调节输出电压。
6, 10, 11	6, 9, 10	GND	地，器件的参考点，对于所有电压也是一个“低噪”的地平面(例如，FB以该GND为参考)。
7	7	VDRV	内部5V稳压器输出，内部稳压器为MOSFET驱动器及其它内部电路提供5V供电。V <sub>DRV</sub> 以GND为参考，请勿使用V <sub>DRV</sub> 驱动外部电路。在V <sub>DRV</sub> 和GND之间连接1μF旁路电容。
8	—	$\overline{SL}$	休眠模式使能输入， $\overline{SL}$ 的下降沿将器件置于休眠模式。 $\overline{SL}$ 和GND之间连接的外部电阻(R <sub>SL</sub> )设置LED电流(I <sub>LED</sub> )。
9	—	$\overline{ULP}$	超低功耗模式使能输入， $\overline{ULP}$ 由内部50kΩ电阻上拉至内部5V偏压。 $\overline{ULP}$ 为低电平时， $\overline{SL}$ 的下降沿使能超低功耗模式。使能超低功耗模式时，器件功耗低于常规休眠模式，在满足超低功耗要求的同时，仍然支持MPS。
12	12	WAD	墙上电源适配器检测输入。WAD至GND的电压高于8.8V时，使能墙上适配器检测。检测到墙上电源适配器时，隔离p沟道功率MOSFET关断。不使用墙上电源适配器或其它辅助电源时，将WAD直接连接至GND。
13	13	V <sub>DD</sub>	正电源输入，在V <sub>DD</sub> 和PGND之间连接68nF(最小)旁路电容。
14	14	V <sub>CC</sub>	DC-DC转换器电源输入，V <sub>DD</sub> 通过隔离p沟道MOSFET连接至V <sub>CC</sub> 。在V <sub>CC</sub> 和PGND之间连接10μF电容，并联1μF陶瓷电容。
15	15	PGND	电源地，DC-DC转换器的功率地。以星型连接将PGND连接至GND，请勿使用PGND作为敏感反馈电路的参考地。
16	16	RREF	特征电阻连接，将24.9kΩ电阻(R <sub>SIG</sub> )连接至GND。
—	8	LDO_FB	LDO稳压器反馈输入，连接至V <sub>DRV</sub> 时得到3.3V预置LDO输出；连接至LDO_OUT和GND之间的电阻分压器时，提供可调的LDO输出。
—	11	$\overline{RESET}$	开漏RESET输出。如果LDO_OUT或FB下降到稳压输出门限的90%以下， $\overline{RESET}$ 输出低电平。LDO_OUT和FB均上升到设置门限的95%以上100μs后， $\overline{RESET}$ 变为高电平。不使用时保持浮空。
—	—	EP	裸焊盘。将裸焊盘连接至地。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### 详细说明

#### PD接口

MAX5986A/MAX5987A包括完备的接口功能，使PD完全符合IEEE 802.3af标准的1级PD要求。器件采用单个外部特征电阻提供侦测和分级。PSE尚未加电时，集成MOSFET提供与buck转换器的隔离。侦测阶段，MAX5986A/MAX5987A可保证漏电流偏差小于 $10\mu\text{A}$ 。器件提供欠压锁定(UVLO)功能，具有较宽的滞回和较长的抗尖峰脉冲时间，以补偿双绞线电缆的电阻压降，确保在侦测、分级和上电/关断模式时不发生尖峰干扰。

#### 工作模式

MAX5986A/MAX5987A根据 $V_{DD}$ 的不同，工作在三种不同模式。三种模式为：侦测模式、分级模式和供电模式。 $V_{DD}$ 为1.4V至10.1V时，器件处于侦测模式； $V_{DD}$ 为12.6V至20V时，器件处于分级模式；输入电压超过 $V_{ON}$ 时，器件处于供电模式。

#### 侦测模式( $1.4V \leq V_{DD} \leq 10.1V$ )

侦测模式下，MAX5986A/MAX5987A为 $V_{DD}$ 提供特征差分电阻。侦测期间，供电设备(PSE)向 $V_{DD}$ 施加两个电压，均介于1.4V和10.1V之间，最小递增步长为1V。PSE计算差分电阻，以确保连接了24.9k $\Omega$ 特征电阻。在RREF和GND之间连接24.9k $\Omega$ 特征电阻( $R_{SIG}$ )，以确保正确的特征电阻检测。侦测模式下，器件将 $V_{DD}$ 作用到RREF，器件产生的 $V_{DD}$ 偏置电流小于 $10\mu\text{A}$ 。保护二极管造成的直流失调不会明显影响特征电阻测量。

#### 分级模式( $12.6V \leq V_{DD} \leq 20V$ )

分级模式下，MAX5986A/MAX5987A吸入Class 1规定的电流。PSE施加介于12.6V和20V之间的分级电压，并测量分级电流。MAX5986A/MAX5987A利用外部24.9k $\Omega$ 电阻

( $R_{SIG}$ )将分级电流设置为10.5mA。PSE利用这一参数确定提供的最大功率。分级电流包括器件的电源电流，所以PD吸收的电流在IEEE 802.3af/at标准规定的范围内。器件退出分级模式时，则关闭分级电流。

#### 供电模式( $V_{DD} \geq V_{ON}$ )

供电模式下，MAX5986A/MAX5987A使 $V_{DD}$ 和 $V_{CC}$ 之间的隔离MOSFET完全导通。MAX5987A使能buck稳压器和LDO。MAX5986A可处于唤醒模式、休眠模式或超低功耗模式。MAX5986A处于唤醒模式时，使能buck稳压器。

$V_{DD}$ 上升至欠压锁定门限( $V_{ON}$ )以上时，器件进入供电模式。 $V_{DD}$ 上升至 $V_{ON}$ 以上时，器件导通内部p沟道隔离MOSFET，将 $V_{CC}$ 连接至 $V_{DD}$ ，器件内部将浪涌限流门限设置为49mA(典型值)。 $V_{CC}$ 接近 $V_{DD}$ 且浪涌电流低于门限时，隔离MOSFET完全导通。一旦隔离MOSFET完全打开，器件将限流更改为201mA(典型值)。buck转换器在隔离MOSFET完全导通后的100ms打开。

#### 欠压锁定

MAX5986A/MAX5987A能够工作在高达60V电源，导通UVLO门限( $V_{ON}$ )为35.4V/38.7V(典型值)，关闭UVLO门限( $V_{OFF}$ )为31.4V(典型值)。输入电压高于 $V_{ON}$ 时，器件进入供电模式，内部隔离MOSFET导通；输入电压低于 $V_{OFF}$ 的时间超过 $t_{OFF\_DLY}$ 时，MOSFET和buck转换器关断。

#### LED驱动器(MAX5986A)

MAX5986A驱动一个LED或串联的多个LED，最大LED电压为6.5V。休眠模式下，对LED电流进行脉宽调制，占空比为25%，幅值由 $R_{SL}$ 设置。可利用 $R_{SL}$ 将LED驱动器电流幅值设置在10mA至20mA之间，公式如下：

$$I_{LED} = 646/R_{SL} \text{ (mA)}$$

式中， $R_{SL}$ 的单位为k $\Omega$ 。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### 休眠和超低功耗模式(MAX5986A)

MAX5986A具有休眠模式和超低功耗模式，在此期间内部p沟道隔离MOSFET保持导通，buck调节器关闭。休眠模式下，LED驱动器输出(LED)对LED电流进行脉宽调制，占空比为25%。峰值LED电流( $I_{LED}$ )由外部电阻 $R_{SL}$ 设置。为使能休眠模式，在 $\overline{ULP}$ 断开或为高阻情况下，向 $SL$ 作用一个下降沿。只能从唤醒模式进入休眠模式。

超低功耗模式允许MAX5986A将功耗降至休眠功耗以下，同时维持IEEE标准的电源特征信号。超低功耗模式的使能输入 $\overline{ULP}$ 在内部通过50k $\Omega$ 电阻上拉至器件的内部5V偏压。为使能超低功耗模式， $\overline{ULP}$ 为低电平，在 $SL$ 作用一个下降沿。只能从唤醒模式进入超低功耗模式。

为退出休眠模式或超低功耗模式并恢复正常工作，在唤醒模式使能输入( $\overline{WK}$ )作用一个下降沿。

### 热关断保护

如果MAX5986A/MAX5987A的管芯温度达到143°C，则会产生过热故障，关断器件。管芯温度必须冷却至+127°C以下时才会退出过热故障。清除热关断条件后，器件复位。

### WAD说明

对于使用辅助电源(例如墙上电源适配器)向PD供电的应用，MAX5986A/MAX5987A提供墙上电源适配器检测功能。

墙上电源适配器连接在WAD和PGND之间。WAD至PGND电压大于8.8V时，MAX5986A/MAX5987A检测墙上电源适配器。检测到墙上电源适配器时，内部隔离MOSFET关断，禁止电流分级。

将辅助电源连接至WAD，在WAD和 $V_{DD}$ 之间连接一个二极管，并在WAD和 $V_{CC}$ 之间连接一个二极管，参见图2典型应用电路。

应用电路必须确保辅助电源可通过外部二极管为 $V_{DD}$ 和 $V_{CC}$ 提供电源。 $V_{DD}$ 上的电压必须在 $V_{DD}$ 电压范围之内，以

允许DC-DC转换器工作。为了允许DC-DC转换器工作，在上升沿， $V_{DD}$ 和 $V_{CC}$ 电压必须高于8.7V；而在下降沿， $V_{DD}$ 和 $V_{CC}$ 可能下降至最低7.3V，保持DC-DC转换器打开。

**注：**单独使用墙上电源适配器工作时，WAD电压必须能够满足条件 $V_{DD} > 8.7V$ ，很可能造成 $WAD > 9.4V$ 。

### 内部线性稳压器和反偏

内部线性稳压器为内部电路提供供电电源VDRV，VDRV输出由连接在VDRV和GND之间的1 $\mu$ F电容滤波。稳压器仅供内部使用，不能用于外部电路供电。VDRV可由 $V_{DD}$ 或VAUX供电，取决于 $V_{AUX}$ 。内部稳压器用于支持PD和buck转换器工作。

如果 $V_{OUT}$ 高于4.75V， $V_{OUT}$ 可用来反偏VDRV稳压器。反偏VDRV从 $V_{OUT}$ 而非从 $V_{DD}$ 吸收电流，所以提高了器件效率。如果 $V_{OUT}$ 作为反偏，将AUX直接连接至 $V_{OUT}$ 。这种配置下，buck转换器的输出达到其稳压值后，VDRV从 $V_{DD}$ 切换至 $V_{AUX}$ 。

### 电缆放电保护(CDE)

器件集成70V电压箝位电路，以保护内部电路不受电缆放电事件的冲击。

### DC-DC buck转换器

DC-DC buck转换器采用PWM峰值电流模式，固定频率控制，提供简单易行的架构，不会牺牲快速瞬态响应特性。buck转换器工作在8.7V至60V宽输入电压范围，1.15A负载下支持高达3.84W输出功率。器件提供各种保护功能，包括UVLO、热关断、打嗝式限流的短路保护、逐周期峰值限流保护以及逐周期输出过压保护，以改善性能、提高可靠性。采用频率折返调节，在轻载下将开关频率降低一半以提高效率。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### 频率折返提高轻载工作效率

电感电流连续发生8次过零时，MAX5986A/MAX5987A进入频率折返模式。在负载足够大的情况下，电感电流不会发生过零，开关频率为275kHz。频率折返模式下，开关频率降至137.5kHz，以提高转换效率。电感电流在连续8个开关周期内未发生过零时，器件返回常规模式。电路启动期间，强制为频率折返模式，直到完成50%的软启动。

### 打嗝模式

MAX5986A/MAX5987A具有打嗝式保护，触发打嗝式保护功能后，器件关断高边开关、导通低边MOSFET，直到电感电流达到谷值电流门限。控制逻辑等待120ms，然后尝试新的软启动过程。软启动及常规工作模式下，如果高边MOSFET的电流超过失控电流门限，则触发打嗝模式。常规工作模式下，如果发生输出欠压事件，也会触发打嗝式保护。如果调节的折返电压下降至60% (典型值)以下，就会发生这种情况。

### RESET输出(MAX5987A)

MAX5987A具有一路开漏RESET输出，用于指示LDO或开关调节器是否超出稳压范围。如果任一调节器下降至稳压反馈门限的90%以下，RESET输出变为低电平。两个调节器输出均高于其稳压值的95% 100μs后，RESET变为高阻。

## 应用信息

### 采用墙上适配器供电

对于使用辅助电源(例如墙上电源适配器)向PD供电的应用，MAX5986A提供墙上电源适配器检测功能。相对于V<sub>DD</sub>电源，器件优先使用WAD电源，并在检测到WAD时自动平滑切换至WAD。墙上电源适配器连接在WAD和PGND之间。WAD至PGND的电压大于8.8V时，MAX5986A检测墙上电源适配器。检测到墙上适配器时，关断内部隔离MOSFET，禁止分级电流，器件通过V<sub>CC</sub>从辅助电源取电。将辅助电源连接至WAD，在WAD和V<sub>CC</sub>之间连接二极管，参见图2典型应用电路。

### LDO输出电压(MAX5987A)

器件提供一路独立的LDO稳压器，为内部电路供电。将LDO\_FB直接连接至VDRV，使输出电压设置为3.3V。为获得不同的输出电压，在LDO\_OUT及LDO\_FB和GND之间连接一个电阻分压器，总反馈电阻应在100kΩ内。最大输出电流为85mA，并且必须考虑散热，以防触发热关断。LDO稳压器可由V<sub>OUT</sub>、不同的电源供电，或者在不使用时接地。一旦buck转换器达到其稳压值，则使能LDO；buck转换器关断或未达到稳压范围时，禁用LDO。

### buck转换器输出电压

通过改变反馈电阻分压比设置buck转换器输出电压，输出电压可设置为3.0V至5.6V，FB电压调节在1.225V。使FB引脚到电阻分压器中点的引线尽量短，总反馈电阻约为100kΩ。

### 电感选择

按照下式选择电感：

$$L = \frac{V_{OUT} \times (V_{IN} - V_{OUT})}{f_S \times V_{IN} \times L_{IR} \times I_{OUT(MAX)}}$$

式中，L<sub>IR</sub>为最小占空比下电感纹波电流与满载电流之比。为获得最佳性能和稳定性，选择L<sub>IR</sub>为20%至40%。在保证尺寸合适的前提下，选择直流电阻最低的电感。铁氧体磁芯通常是获得最佳性能的最好选择，无论何种磁芯材料，磁芯都必须足够大，在MAX5986A的限流值下不会达到饱和。

### V<sub>CC</sub>输入电容选择

输入电容降低从输入电源的消耗电流的峰值，以及IC的开关噪声。总输入电容必须等于或大于下式给出的数值，以保证输入纹波电压在指标范围之内，并将反馈至输入源的高频纹波电流降至最小。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

$$C_{IN\_MIN} = \frac{D \times T_S \times I_{OUT}}{V_{IN\_RIPPLE}}$$

式中， $V_{IN\_RIPPLE}$ 为输入电容上最大允许输入纹波电压，建议小于最小输入电压的2%。D为占空比( $V_{OUT}/V_{IN}$ )， $T_S$ 为开关周期( $1/f_S$ )。

输入电容在开关频率下的阻抗应小于输入源的阻抗，从而使高频开关电流不会通过输入源，而是通过输入电容短路。输入电容必须满足开关电流的输入纹波电流要求。RMS输入纹波电流由下式给出：

$$I_{RIPPLE} = I_{LOAD} \times \frac{\sqrt{V_{OUT} \times (V_{IN} - V_{OUT})}}{V_{IN}}$$

式中， $I_{RIPPLE}$ 为输入RMS纹波电流。

### 输出电容选择

输出电容的关键选择参数有电容值、ESR、ESL和额定电压要求。这些参数影响DC/DC转换器的总体稳定性、输出纹波电压和瞬态响应。输出电容中储存电荷的波动引起输出纹波，电容的ESR造成电压降，电容的ESL引起压降。按照下式估算输出电容值、ESR和ESL造成的输出电压纹波：

$$V_{RIPPLE} = V_{RIPPLE(C)} + V_{RIPPLE(ESR)} + V_{RIPPLE(ESL)}$$

式中，由于输出电容值、ESR和ESL造成的输出纹波分别为：

$$V_{RIPPLE(C)} = \frac{I_{P\_P}}{8 \times C_{OUT} \times f_S}$$

$$V_{RIPPLE(ESR)} = I_{P\_P} \times ESR$$

$$V_{RIPPLE(ESL)} = \frac{I_{P\_P}}{t_{ON}} \times ESL$$

或

$$V_{RIPPLE(ESL)} = \frac{I_{P\_P}}{t_{OFF}} \times ESL$$

或取较大值。峰-峰电感电流( $I_{P\_P}$ )

$$I_{P\_P} = \frac{V_{IN} - V_{OUT}}{f_S \times L} \times \frac{V_{OUT}}{V_{IN}}$$

利用这些公式选择初始输出电容。通过测试原型或评估电路确定最终值。纹波电流越小，输出电压纹波就越小。由于电感纹波电流与电感值有关，所以输出电压纹波随电感值的增大而减小。使用陶瓷电容，以在转换器的开关频率下具有较低的ESR和ESL。使用陶瓷电容时，ESL引起的纹波电压可忽略不计。

负载瞬态响应取决于所选的输出电容值。负载瞬变期间，输出瞬变为 $ESR \times I_{LOAD}$ 。控制器响应之前，输出进一步偏离规定电压，取决于电感和输出电容值。短时间后，控制器通过将输出电压调节回其预设值进行响应。控制器响应时间取决于闭环带宽。带宽越高，响应时间越快，防止输出偏离稳压值。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### PCB布局

严谨的PCB布局是实现干净、稳定工作的关键。建议参考MAX5986A评估板布局，以获得最佳性能。如果无法按照评估板布局，则须遵循以下准则，以获得良好的PCB布局：

- 1) 将输入和输出电容连接至电源接地区域，将其它电容连接至信号接地区域。
- 2) 使 $V_{DD}$ 、 $V_{CC}$ 、AUX、 $V_{DRV}$ 上的电容尽量靠近IC及其对应引脚，采用直走线。使电源接地区域(连接至PGND)和信号接地区域(连接至GND)保持隔离。
- 3) 大电流通路尽量短而宽。使开关电流通路尽量短，将LX、输出电容和输入电容形成的环路面积降至最小。
- 4) 分别将 $V_{DD}$ 、 $V_{CC}$ 和PGND独立连接至覆铜区域，有利于冷却IC，进一步提高效率和长期稳定性。
- 5) 确保所有反馈连线短而直。使反馈电阻和补偿元件尽量靠近IC。
- 6) 使高速开关节点，例如LX，远离敏感的模拟区域(FB)。
- 7) 在MAX5986A/MAX5987A的EP焊盘位置放置足够多的过孔，以通过PCB覆铜有效释放器件内部产生的热量。建议过孔间距为1mm至1.2mm，采用镀铜(1oz铜)、内径较小(0.3mm至0.33mm)的散热过孔。

# MAX5986A/MAX5987A

兼容于IEEE 802.3af的高效、Class 1 PD，  
内置DC-DC转换器

典型应用电路

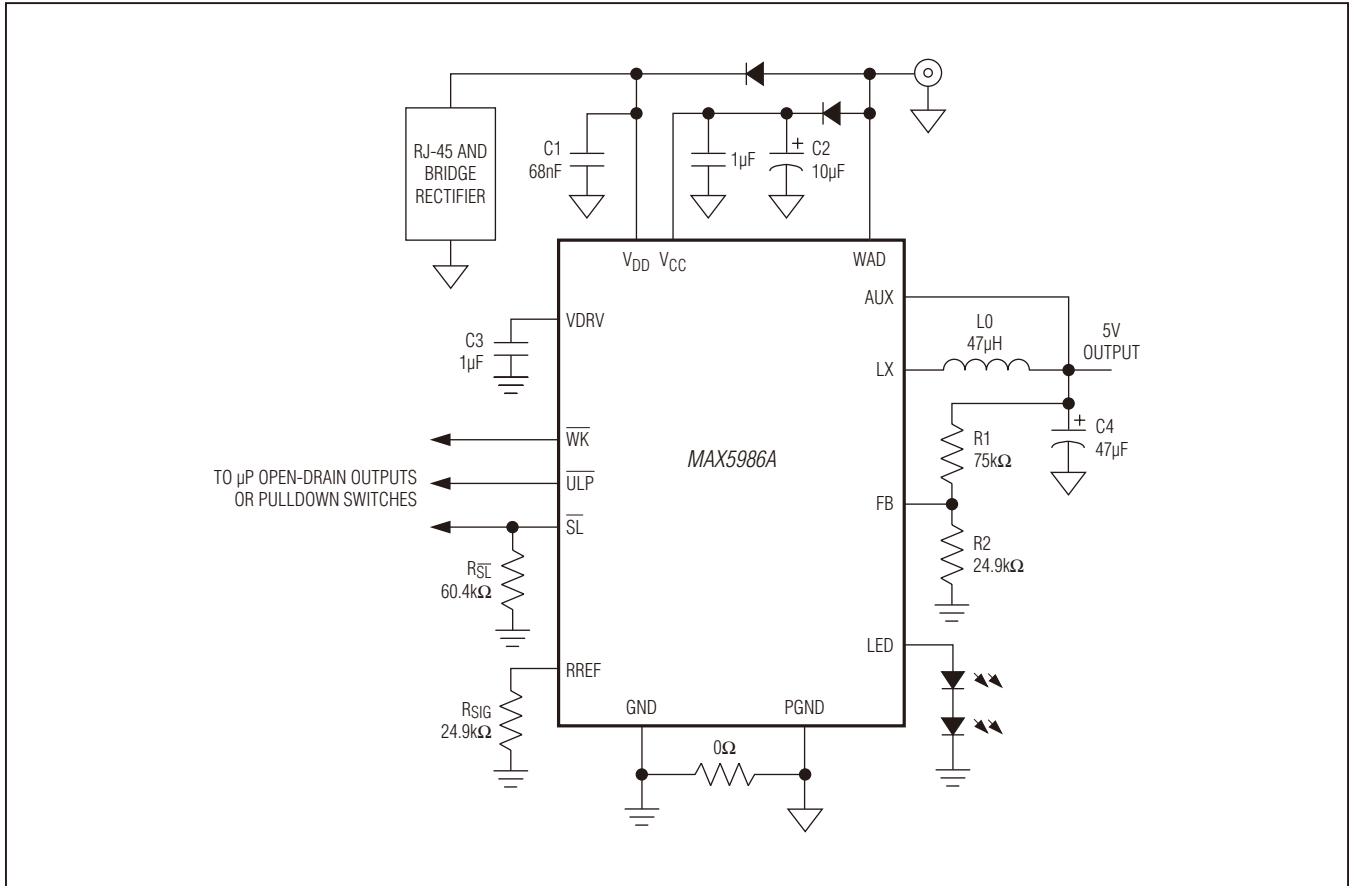


图3. 反偏MAX5986A 5V输出



# MAX5986A/MAX5987A

兼容于IEEE 802.3af的高效、Class 1 PD，  
内置DC-DC转换器

典型应用电路(续)

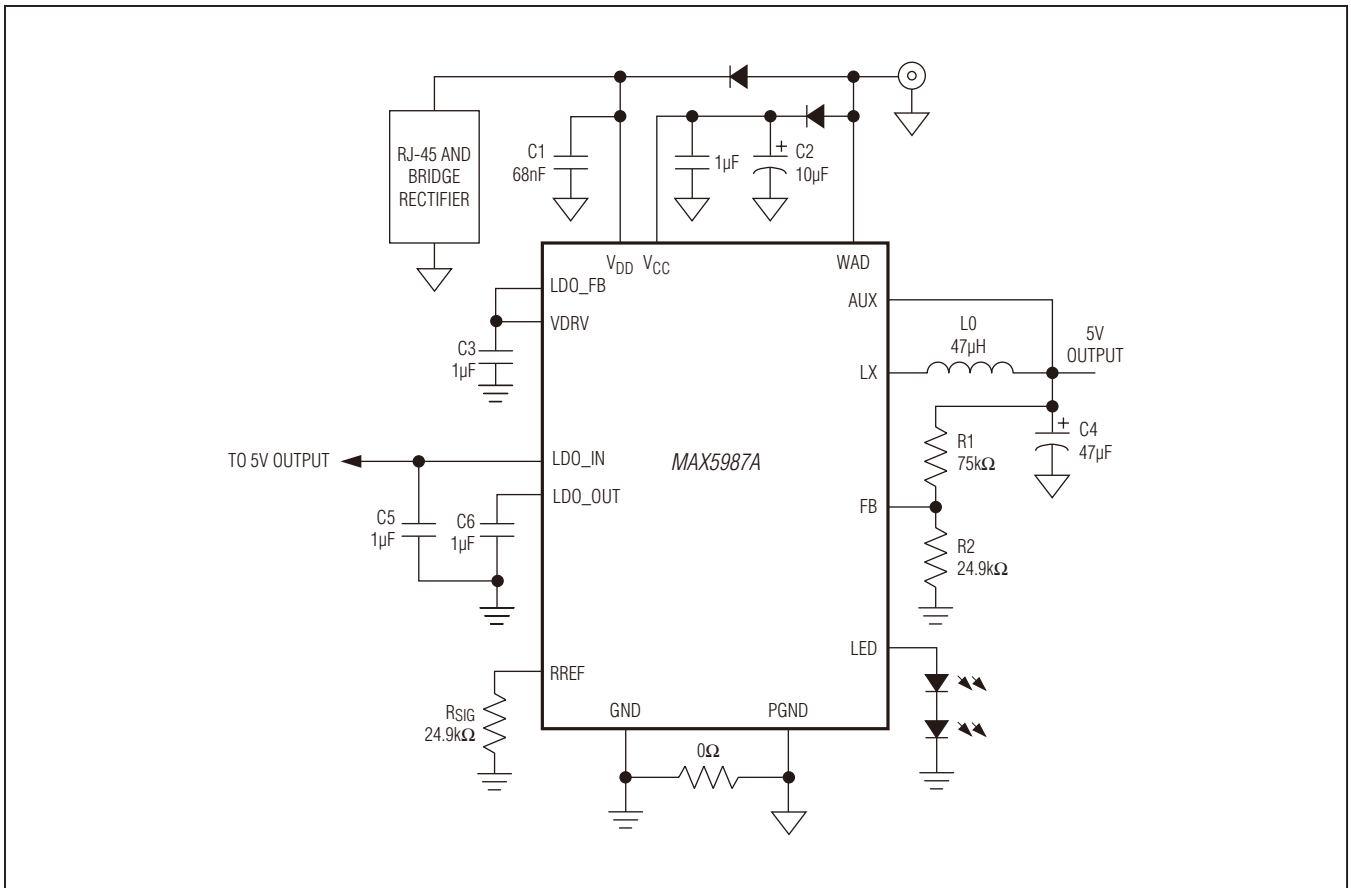
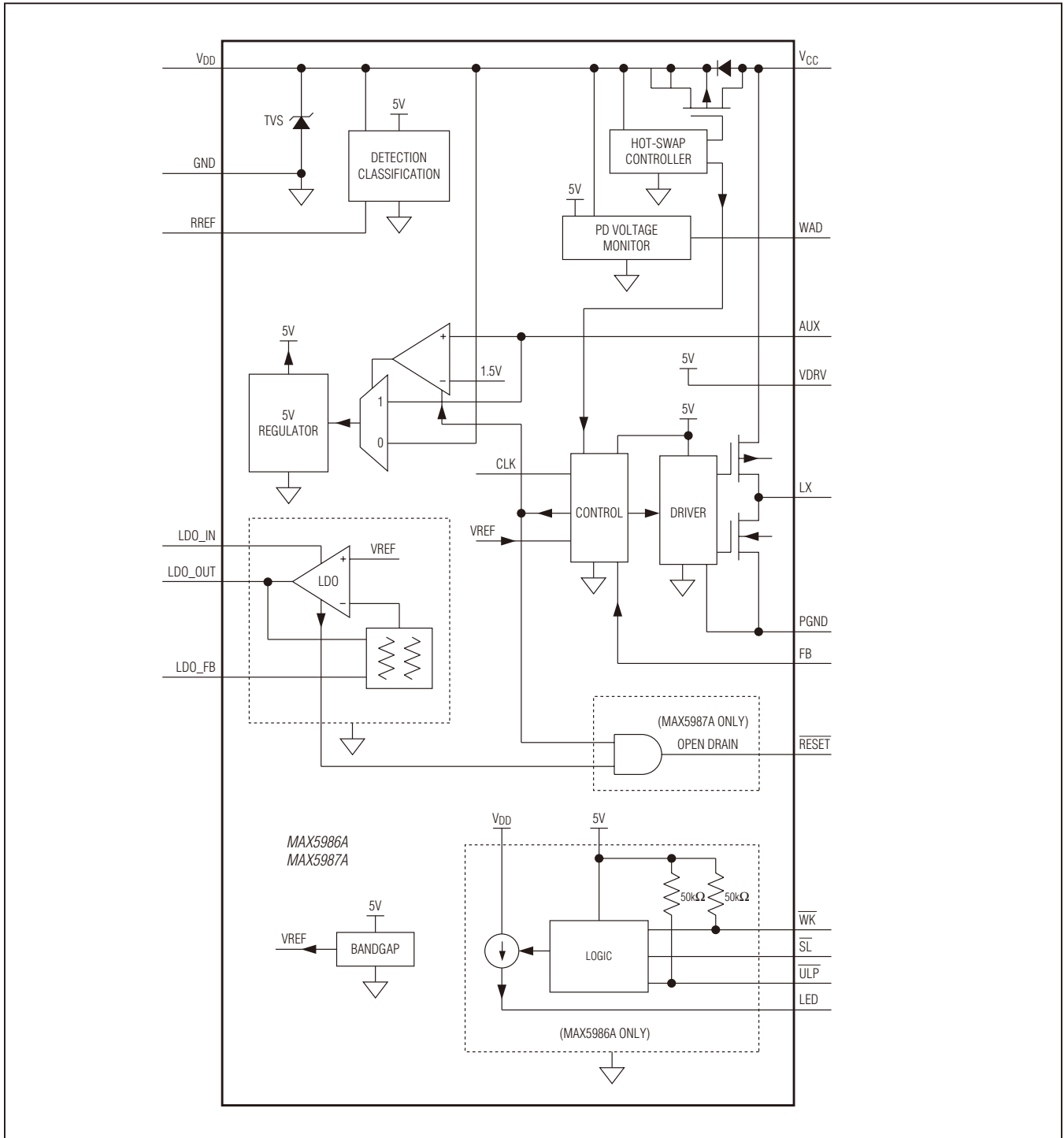


图4. MAX5987A 5V buck稳压器输出和3.3V LDO输出

# MAX5986A/MAX5987A

兼容于IEEE 802.3af的高效、Class 1 PD，  
内置DC-DC转换器

功能框图



# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

### 芯片信息

PROCESS: BiCMOS

### 封装信息

如需最近的封装外形信息和焊盘布局(占位面积)，请查询[china.maximintegrated.com/packages](http://china.maximintegrated.com/packages)。请注意，封装编码中的“+”、“#”或“-”仅表示RoHS状态。封装图中可能包含不同的尾缀字符，但封装图只与封装有关，与RoHS状态无关。

封装类型	封装编码	文档编号	焊盘布局编号
16 TQFN-EP	T1655-4	<a href="#">21-0140</a>	<a href="#">90-0121</a>

### 订购信息

PART	PIN-PACKAGE	SLEEP/ULP MODE	LDO	UVLO (V)	$\overline{\text{RESET}}$
<b>MAX5986AETE+</b>	16 TQFN-EP*	Yes	No	35.7	No
<b>MAX5987AETE+**</b>	16 TQFN-EP*	No	Yes	38.7	Yes

+表示无铅(Pb)/符合RoHS标准的封装。

\*EP = 裸焊盘。

\*\* 未来产品—供货状况请联系工厂。

# MAX5986A/MAX5987A

## 兼容于IEEE 802.3af的高效、Class 1 PD， 内置DC-DC转换器

修订历史

修订号	修订日期	说明	修改页
0	4/12	最初版本。	—

### Maxim北京办事处

北京8328信箱 邮政编码100083

免费电话：800 810 0310

电话：010-6211 5199

传真：010-6211 5299



Maxim不对Maxim产品以外的任何电路使用负责，也不提供其专利许可。Maxim保留在任何时间、没有任何通报的前提下修改产品资料和规格的权利。电气特性表中列出的参数值(最小值和最大值)均经过设计验证，数据资料其它章节引用的参数值供设计人员参考。

**Maxim Integrated 160 Rio Robles, San Jose, CA 95134 USA 1-408-601-10 00**

**20**

© 2012 Maxim Integrated

Maxim标志和Maxim Integrated是Maxim Integrated Products, Inc.的商标。